

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-078579

(43)Date of publication of application : 14.03.2000

(51)Int.Cl.

H04N 7/30
H04N 1/41
// H03M 7/38

(21)Application number : 10-330306

(71)Applicant : DAEWOO ELECTRONICS CO LTD

(22)Date of filing : 20.11.1998

(72)Inventor : LEE SANG-HOON

(30)Priority

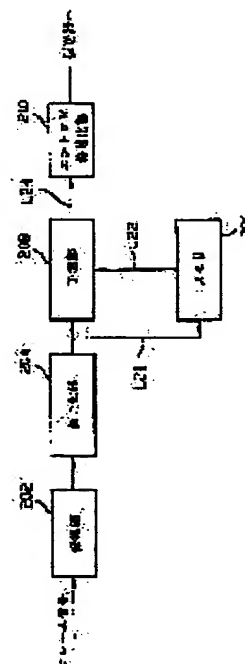
Priority number : 98 9835579 Priority date : 31.08.1998 Priority country : KR

(54) ADAPTIVE VIDEO SIGNAL ENCODING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide the adaptive video signal encoding device which adaptively encodes an intra-video signal by individually predicting intra-DC and AC coefficients.

SOLUTION: This device includes a conversion part 202 which generates a group of $M \times N$ conversion coefficients by converting a video signal by blocks, a quantization part 204 which generates a group of $M \times N$ quantization DC and AC coefficients by quantizing the group of conversion coefficients, a memory 206 which stores the group of quantization coefficients, a reference block determining circuit which determines the DC reference block and AC reference block of a current block according to the quantization DC and quantization AC coefficients of a previously encoded block and generates a group of (DPCM difference pulse code modulation of current block) DC and AC coefficients according to those quantization DC and AC coefficients, and an entropy encoding part 210 which performs the entropy encoding of DPCM DC coefficients and DPCM AC coefficients.



LEGAL STATUS

[Date of request for examination]

30.08.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-78579

(P2000-78579A)

(43) 公開日 平成12年3月14日 (2000.3.14)

(51) IntCl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 4 N 7/30		H 0 4 N 7/133	Z
1/41		1/41	B
// H 0 3 M 7/38		H 0 3 M 7/38	

審査請求 未請求 請求項の数10 O L (全 10 頁)

(21) 出願番号 特願平10-330306

(22) 出願日 平成10年11月20日 (1998. 11. 20)

(31) 優先権主張番号 P 1 9 9 8 - 3 5 5 7 9

(32) 優先日 平成10年8月31日 (1998. 8. 31)

(33) 優先権主張国 韓国 (K R)

(71) 出願人 591213405

大宇電子株式會▲社▼

大韓民国ソウル特別市中區南大門路5街

541番地

(72) 発明者 李 尚勲

大韓民国ソウル特別市中區南大門路5街

541番地 大宇電子株式會社内

(74) 代理人 100089266

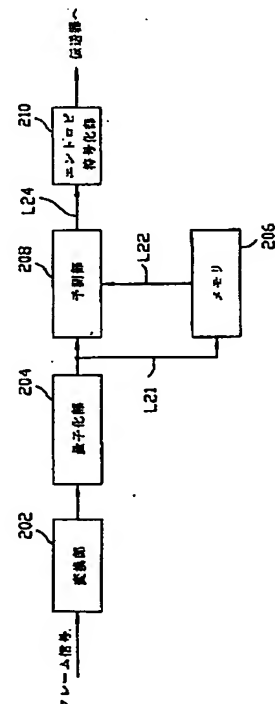
弁理士 大島 陽一

(54) 【発明の名称】 適応的映像信号符号化装置

(57) 【要約】

【課題】 イントラDC及びAC係数を個別に予測することによって、イントラ映像信号を適応的に符号化し得る適応的映像信号符号化装置を提供する。

【解決手段】 映像信号をブロック単位で変換してM×N個の変換係数の組を発生する変換部202と、この変換係数の組を量子化して、M×N個の量子化DC及びAC係数の組を発生する量子化部204と、量子化係数の組を格納するメモリ206と、予め符号化されたブロックの量子化DC及び量子化AC係数に基づいて、現ブロックのDC参照ブロック及びAC参照ブロックを決定し、これらの量子化DC及びAC係数に基づいて、現ブロックのDPCM差分パルス符号変調) DC及びAC係数の組を発生する参照ブロック決定回路502と、DPCM DC係数及びDPCM AC係数をエントロピー符号化するエントロピー符号化部210とを含む。



【特許請求の範囲】

【請求項1】 各々が $M \times N$ 個（ M 及び N は各々正の整数）の画素よりなる複数のブロックに分割された映像信号を適応的に符号化する適応的に映像信号符号化装置であって、

前記映像信号をブロック単位で変換させ、各ブロックに対して1つのDC変換係数及び複数のAC変換係数よりなる $M \times N$ 個の変換係数の組に変換させる変換手段と、各ブロックに対する前記変換係数の組を量子化して、 $M \times N$ 個の量子化DC及びAC係数の組を発生する量子化手段と、

各ブロックに対する前記量子化係数の組を格納するメモリと、

予め符号化されたブロックの量子化DC及び量子化AC係数に基づいて、現ブロックのDC参照ブロック及びAC参照ブロックを決定して、前記DC及び前記AC参照ブロックの量子化DC及びAC係数に基づいて、前記現ブロックのDPCM差分パルス符号変調）DC及びAC係数の組を発生する参照ブロック決定手段と、

前記DPCM DC係数及びDPCM AC係数をエントロピー符号化する符号化手段とを含むことを特徴とする適応的に映像信号符号化装置。

【請求項2】 前記 M 及び N が、各々8であることを特徴とする請求項1に記載の適応的に映像信号符号化装置。

【請求項3】 前記予め符号化されたブロックが、前記現ブロックにおける左側、上側、左上側のブロックであることを特徴とする請求項2に記載の適応的に映像信号符号化装置。

【請求項4】 前記AC参照ブロック決定手段が、 A_{h1} 及び A_{v1} が前記左上側ブロックにおける第1水平及び第1垂直AC係数であり、 A_{h2} が前記上側ブロックにおける第1垂直AC係数であり、 A_{v3} が前記左側ブロックにおける第1垂直AC係数であるとき、 $|A_{h1} - A_{h2}| < |A_{v1} - A_{v3}|$ の関係を満足するかを判断することを特徴とする請求項3に記載の適応的に映像信号符号化装置。

【請求項5】 前記 $|A_{h1} - A_{h2}| < |A_{v1} - A_{v3}|$ の関係を満足する場合、前記AC参照ブロック決定手段が、前記左側ブロックを前記AC参照ブロックとして設定し、 $|A_{h1} - A_{h2}| > |A_{v1} - A_{v3}|$ の場合には、前記上側ブロックを前記AC参照ブロックとして決定することを特徴とする請求項4に記載の適応的に映像信号符号化装置。

【請求項6】 前記上側ブロックが前記AC参照ブロックである場合、前記AC参照係数の第1行は前記AC参照ブロックの第1行と同一であり、前記左側ブロックが前記AC参照ブロックである場合、前記AC参照係数の第1列は前記AC参照ブロックの第1列と同一であることを特徴とする請求項5に記載の適応的に映像信号符号

化装置。

【請求項7】 前記DC参照ブロック決定手段が、前記左上側ブロック、前記上側ブロック及び前記左側ブロックにおける各DC係数が $D1$ 、 $D2$ 、 $D3$ である場合、 $|D1 - D2| < |D1 - D3|$ の関係を満足するかを判定することを特徴とする請求項6に記載の適応的に映像信号符号化装置。

【請求項8】 前記DC参照ブロック決定手段が、 $|D1 - D2| < |D1 - D3|$ の場合は、前記左側ブロックを前記DC参照ブロックとして設定し、 $|D1 - D2| > |D1 - D3|$ の場合には、前記上側ブロックをAC参照ブロックとして設定することを特徴とする請求項7に記載の適応的に映像信号符号化装置。

【請求項9】 前記AC参照ブロックの第1行または第1列AC係数でない他のAC参照係数は、ゼロ値を有することを特徴とする請求項8に記載の適応的に映像信号符号化装置。

【請求項10】 前記符号化手段が、前記現ブロックの係数と前記DC及びAC参照係数との間の差分値を計算する差分値計算手段と、前記差分値を符号化された現ブロックのデータとして発生するデータ発生手段とを有することを特徴とする請求項9に記載の適応的に映像信号符号化装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、映像信号を適応的に符号化する装置に関し、特に、イントラDC及びAC係数を個別に予測して、映像信号を適応的に符号化し得る適応的に映像信号符号化装置に関する。

【0002】

【従来の技術】通常、テレビ電話及び電子会議のようなデジタルビデオシステムにおいて、映像フレーム信号が「画素値」と呼ばれる一連のデジタルデータからなっているため、各映像フレーム信号を表現するには大量のデジタルデータが必要である。しかしながら、通常の伝送チャネル上の利用可能な周波数帯域幅は制限されているので、そのチャネルを通じて大量のデジタルデータを伝送するためには、特に、テレビ電話及び電子会議のような低ビットレートの映像信号符号化システムの場合、様々なデータ圧縮技法を用いて伝送すべきデータの量を圧縮するか減らさなければならない。

【0003】多様なビデオ圧縮技法のうち、統計的符号化技法と時間的、空間的圧縮技法を組合せた、いわゆるハイブリッド符号化（hybrid coding）技法が最も効果的なものとして知られている。殆どのハイブリッド符号化技法は、動き補償DPCM（差分パルス符号変調）、2次元変換（例えば、DCT；離散的コサイン変換）、変換係数の量子化、エントロピー符号化（例えば、VLC；可変長符号化）を採用している。

【0004】従来のMPEG-4（Moving Pi

cture Expert Group-4) 符号化技法において、イントラ・モード入力映像信号は、 $M \times N$ 個 (例えば、 8×8 個) の画素よりなるブロックに分けられ、各ブロックは2次元変換 (例えば、DCT及びDCT係数の量子化) を用いて、1つのDC量子化係数及び複数のAC量子化係数よりなる量子化係数の組に変換される。ここで、 M 及び N は各々正の整数である。その後、1つのブロックにおける量子化係数の組は、フレームにおける予め符号化されたブロックのうちの何れかに対応する量子化係数の組に基づいて、DPCM符号化される。

【0005】図1を参照すると、イントラ・フレームのブロックのうちの一部分を示す模式図である。MPEG-4において、現ブロックの参照ブロックRBは、現ブロックにおける左側、上側及び左上側のブロックのDC係数に基づいて、現ブロックにおける左側または上側のブロックのうちで決定される。現ブロックが108である場合、該参照ブロックRBは、下記関係のように、

【0006】

【数1】 $|D3 - D1| < |D1 - D2|$ の場合、RBは上側ブロック104、そうでない場合、RBは左側ブロック106決定される。

【0007】ここで、 $D1$ 、 $D2$ 及び $D3$ は、各々ブロック102、104及び106のDC量子化係数である。

【0008】即ち、予め符号化されたブロックの各DC量子化係数の間の水平相関性が垂直相関性より大きい場合、即ち、 $|D1 - D2| < |D3 - D1|$ である場合は、予め符号化された上側ブロック104が現ブロック108に対するRBとして選択され、そうでない場合には、予め符号化された左側ブロック106が現ブロック108に対するRBとして選択される。しかる後、現ブロック108に対するDPCM-DC係数は、RBのDC量子化係数と現ブロック108の $D4$ との間の差分を計算することによって生成される。

【0009】従来のMPEG-4符号化方法によれば、予め符号化されたブロックのDC量子化係数に基づいて決定されたRBは、予め符号化されたブロックのAC量子化係数の間の相関性を鑑みず、現ブロックのAC量子化係数を予測するのにも用いられるため、符号化効率の低下をもたらすという不都合がある。

【0010】

【発明が解決しようとする課題】従って、本発明の主な目的は、イントラDC及びAC係数を個別に予測することによって、イントラ映像信号を適応的に符号化し得る適応的映像信号符号化装置を提供することにある。

【0011】

【課題を解決するための手段】上記の目的を達成するために、本発明の好適実施例によれば、各々が $M \times N$ 個

(M 及び N は各々正の整数) の画素よりなる複数のブロックに分割された映像信号を適応的に符号化する適応的に映像信号符号化装置であって、前記映像信号をブロック単位で変換させ、各ブロックに対して1つのDC変換係数及び複数のAC変換係数よりなる $M \times N$ 個の変換係数の組に変換させる変換手段と、各ブロックに対する前記変換係数の組を量子化して、 $M \times N$ 個の量子化DC及びAC係数の組を発生する量子化手段と、各ブロックに対する前記量子化係数の組を格納するメモリと、予め符号化されたブロックの量子化DC及び量子化AC係数に基づいて、現ブロックのDC参照ブロック及びAC参照ブロックを決定して、前記DC及び前記AC参照ブロックの量子化DC及びAC係数に基づいて、前記現ブロックのDPCM差分パルス符号変調) DC及びAC係数の組を発生する参照ブロック決定手段と、前記DPCM DC係数及びDPCM AC係数をエントロピ符号化する符号化手段とを含むことを特徴とする適応的に映像信号符号化装置が提供される。

【0012】

【発明の実施の形態】以下、本発明の好適実施例について図面を参照しながらより詳しく説明する。

【0013】図2を参照すると、本発明による、イントラ映像信号を適応的に符号化し得る装置の概略的なブロック図が示されている。

【0014】本発明の装置は、変換部202、量子化部204、メモリ206、予測部208及びエントロピ符号化部210を含む。 $M \times N$ 個 (例えば、 8×8 個) の画素よりなるブロックに分割されたイントラ・フレーム信号は、ブロック単位で変換部202に入力される。ここで、 M 及び N は各々正の整数である。変換部202はDCT装置を用いて、各入力ブロックを1つのDC係数及び63個のAC係数を有する変換係数の組に変換させる。DC及びAC変換係数の組は、 $M \times N$ 個 (例えば、 8×8 個) の係数ブロックを有する。ここで、係数ブロックの左上側に位置する第1係数はDC変換係数に対応し、その他はジグザグスキャン順序に従って水平及び垂直の周波数が増加するAC変換係数である。その後、変換部202は、この発生された変換係数の組を量子化部204に供給する。

【0015】量子化部204は受け取った変換係数の組を量子化して、各ブロックに対する量子化係数の組を発生する。量子化係数の組はラインL21を通じて、予測部208及びメモリ206に各々伝送される。メモリ206は入力された量子化係数の組を格納する。

【0016】予測部208は、予め符号化されたブロックの量子化係数の組に基づいて、現ブロックに対して予測符号化を行うと共に、該現ブロックに対するDPCM係数の組を発生する。しかる後、エントロピ符号化部210は、例えば、VLC技法を用いてDPCM係数の組を符号化し、該符号化されたDPCM係数をその伝送の

ために伝送器（図示せず）に送出する。

【0017】以下、図3～図6を参照して予測部208の詳細な動作を説明する。図3は、図2中の予測部208の概略的なブロック図であって、予測部208は位置検出回路302と、係数検出回路304と、端子TA、TB及びTCを有するスイッチ306と、DC係数予測回路308と、AC係数予測回路310と、選択器312を含む。

【0018】位置検出回路302は、ラインL21を通じて量子化部204からの量子化係数の組と共に入力された現ブロックの位置データに応じて、処理中の現ブロックの位置を識別する。位置データは、システム制御器（図示せず）から供給されるか、量子化係数の組から分離的に供給され得る。位置検出回路302はラインL31を通じて、現ブロックの検出位置をDC係数予測回路308及びAC係数予測回路310に各々供給する。係数検出回路304は、ラインL21を通じて入力された量子化係数の組内の各係数がDC量子化係数であるか、またはAC量子化係数であるかを検出し、ラインL34を通じてスイッチ306及び選択器312を制御するための該当信号を発生する。

【0019】係数検出回路304は、検出係数がDC係数である場合は、端子TAを端子TBに接続させるスイッチ306と、ラインL35上の出力を選択する選択器312とを制御する第1選択信号を発生し、そうでない場合には、端子TAを端子TCに接続させるスイッチ306と、ラインL36上の出力を選択する選択器312とを制御する第2選択信号を発生する。

【0020】DC係数予測回路308は、ラインL35上に現ブロックのDPCM DC係数を発生し、AC係数予測回路310は、ラインL35上に現ブロックのDPCM AC係数を発生する。

【0021】その後、選択器312は、係数検出回路304から入力された選択信号に応じて、DC係数予測回路308の出力またはAC係数予測回路310の出力を選択し、該選択された出力を、ラインL24を通じて図2中のエントロピ符号化部210に供給する。

【0022】図4を参照すると、DC係数予測回路308の詳細なブロック図が示されている。図示の如く、DC係数予測回路308は、参照DC決定回路402及びDPCM DC係数決定回路404を備える。参照DC決定回路402はラインL31を通じて、図3中の位置検出回路302から入力された位置情報を受取って、現ブロックが図6に示す各ブロック602～608のうちの何れかを決定する。ここで、位置情報はフレームにおける現ブロックの位置を表す。

【0023】現ブロックが602である場合、即ち、予め符号化されたブロックを有しないフレームの第1番目のブロックである場合、参照DC決定回路402は、ラインL41を通じてゼロを参照DC値としてDPCM

DC係数決定回路404に供給する。現ブロックが604または606である場合、即ち、ただ1つの予め符号化された隣接ブロックである（即ち、602）場合、参照DC決定回路402は現ブロックの参照ブロックRBとしてブロック602を決定して、参照DC値としてブロック602の量子化DC係数D1をメモリ206からDPCM DC係数決定回路404に供給する。現ブロックが上側及び左側の予め符号化されたブロックを有する各ブロックのうちの1つ、例えば、608である場合には、参照DC決定回路402は、現ブロック608の左上側のブロック602、上側のブロック604、左側のブロック606の量子化DC係数D1、D2、D3を取出し、上記の数1を用いて、上側のブロック604と左側のブロック606とのうちの何れかを現ブロックのRBとして決定し、RBの量子化DC係数を参照DC値としてラインL41を通じてDPCM DC係数決定回路404に供給する。

【0024】次に、DPCM DC係数決定回路404は、現ブロックの参照DC値と、ラインL32を通じてスイッチ306から入力された現ブロックの量子化DC係数との間の差分値を計算し、この差分値を現ブロックのDPCM DC係数として選択器312に供給する。

【0025】図5を参照すると、図3中のAC係数予測回路310の詳細なブロック図が示されている。図示するように、AC係数予測回路310は参照ブロック決定回路502及びDPCM AC係数決定回路504を備える。参照ブロック決定回路502はラインL31を通じて、図3中の位置検出回路302から入力された現ブロックの位置情報を受取る。その後、参照ブロック決定回路502は、現ブロックが602、604、606及び608のうちの何れかに属するかをチェックする。

【0026】現ブロックが602である場合は、予め符号化されたブロックがないため、参照ブロック決定回路502は現ブロックに対する参照AC係数としてゼロを設定し、該ゼロをラインL51を通じてDPCM AC係数決定回路504に伝送する。現ブロックがただ1つの予め符号化された隣接ブロック（即ち、602）を有する604または606のうちの何れかである場合には、参照ブロック決定回路502は唯一の予め符号化された隣接ブロック602を現ブロックに対するRBとして決定する。

【0027】現ブロックが、予め符号化された上側及び左側の隣接ブロック604、606を有するブロック608である場合、参照ブロック決定回路502はラインL22を通じて、メモリ206から左上側ブロック602及び上側ブロック604の第1水平AC量子化係数Ah1及びAh2と、左上側のブロック602及び左側ブロック606の第1垂直AC量子化係数Av1及びAv3とを取出し、下記のように水平及び垂直の相関性を計算することによって、現ブロックに対するRBを決定す

る。

【0028】

【数2】

$$(HC)^{-1} = |Ah1 - Ah2|$$

$$(VC)^{-1} = |Av1 - Av3|$$

【0029】ここで、HC及びVCは、各々予め符号化されたブロックのAC量子化係数に対する水平及び垂直の相関性である。

【0030】水平相関性HCが垂直相関性VCより大きい場合、即ち、 $|Ah1 - Ah2| < |Av1 - Av3|$ である場合、参照ブロック決定回路502は予め符号化されたブロック606を現ブロック608に対するRBとして決定し、そうでない場合には、予め符号化されたブロック604を現ブロックに対するRBとして決定する。しかる後、参照ブロック決定回路502は、ラインL51を通じて、参照AC係数をDPCM AC係数決定回路504に供給する。本発明によれば、RBが現ブロックの左側ブロックである場合、参照AC係数の組の第1行にある各AC係数は、RBの各AC係数の組の第1行と同一であり、残余の各参照AC係数は、全てゼロに設定される。同様に、上側ブロックがRBとして決定された場合には、参照AC係数の組の第1列にあるAC係数は、RBのAC係数の組の第1列にあるAC係数と同一であり、残余の各参照AC係数は、ゼロに設定される。

【0031】DPCM AC係数決定回路504は、ラインL33上の現ブロックのAC量子化係数とラインL51上の該当参照AC係数との間の差分を求めることによって、DPCM AC係数を計算する。現ブロックに対するDPCM AC係数は、ラインL36を通じて選択器312に供給される。

【0032】上記において、本発明の好適な実施の形態について説明したが、本発明の請求範囲を逸脱することなく、当業者は種々の改変をなし得るであろう。

【0033】

【発明の効果】従って、本発明によれば、イントラDC及びAC係数を個別に予測して、イントラ映像信号を適応的に符号化することによって、映像信号の符号化効率を向上させることができる。

【図面の簡単な説明】

【図1】フレームのブロックのうち一部分を示す模式図である。

【図2】本発明による適応的映像信号符号化装置の概略的なブロック図である。

【図3】図2中の予測部の概略的なブロック図である。

【図4】図3中のDC係数予測回路の詳細なブロック図である。

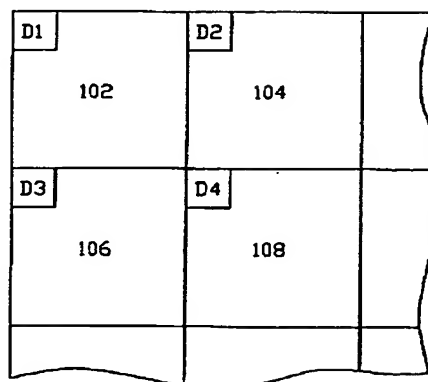
【図5】図3中のAC係数予測回路の詳細なブロック図である。

【図6】変換領域におけるフレームの一部分を示す模式図である。

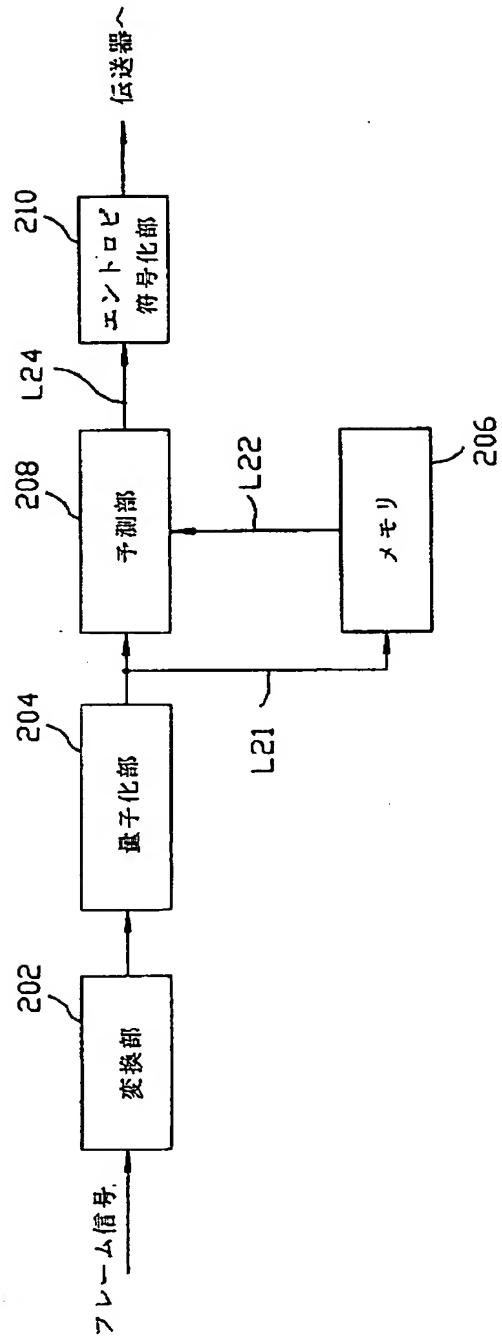
【符号の説明】

- 202 変換部
- 204 量子化部
- 206 メモリ
- 208 予測部
- 210 エントロピ符号化部
- 302 位置検出回路
- 304 係数検出回路
- 306 スイッチ
- 308 DC係数予測回路
- 310 AC係数予測回路
- 312 選択器
- 402 参照DC決定回路
- 404 DPCM DC係数決定回路
- 502 参照ブロック決定回路
- 504 DPCM AC係数決定回路

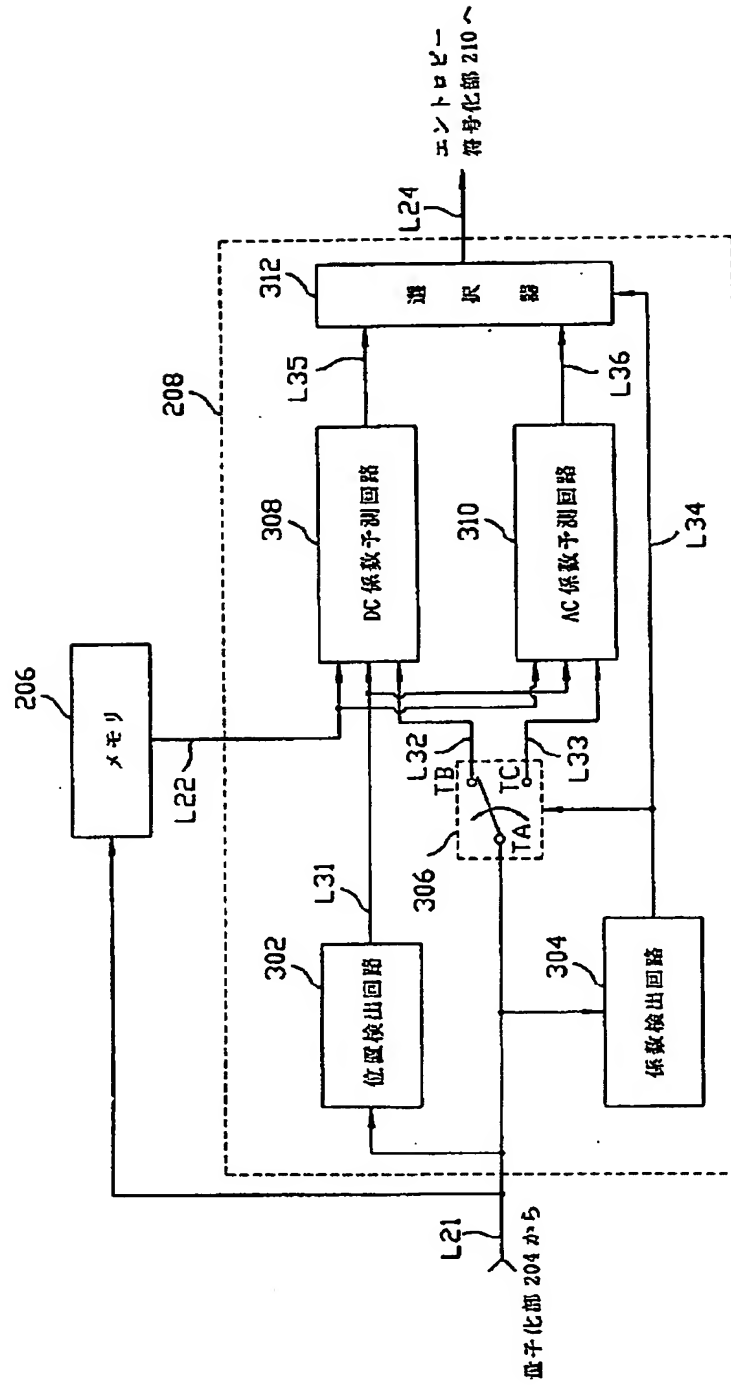
【図1】



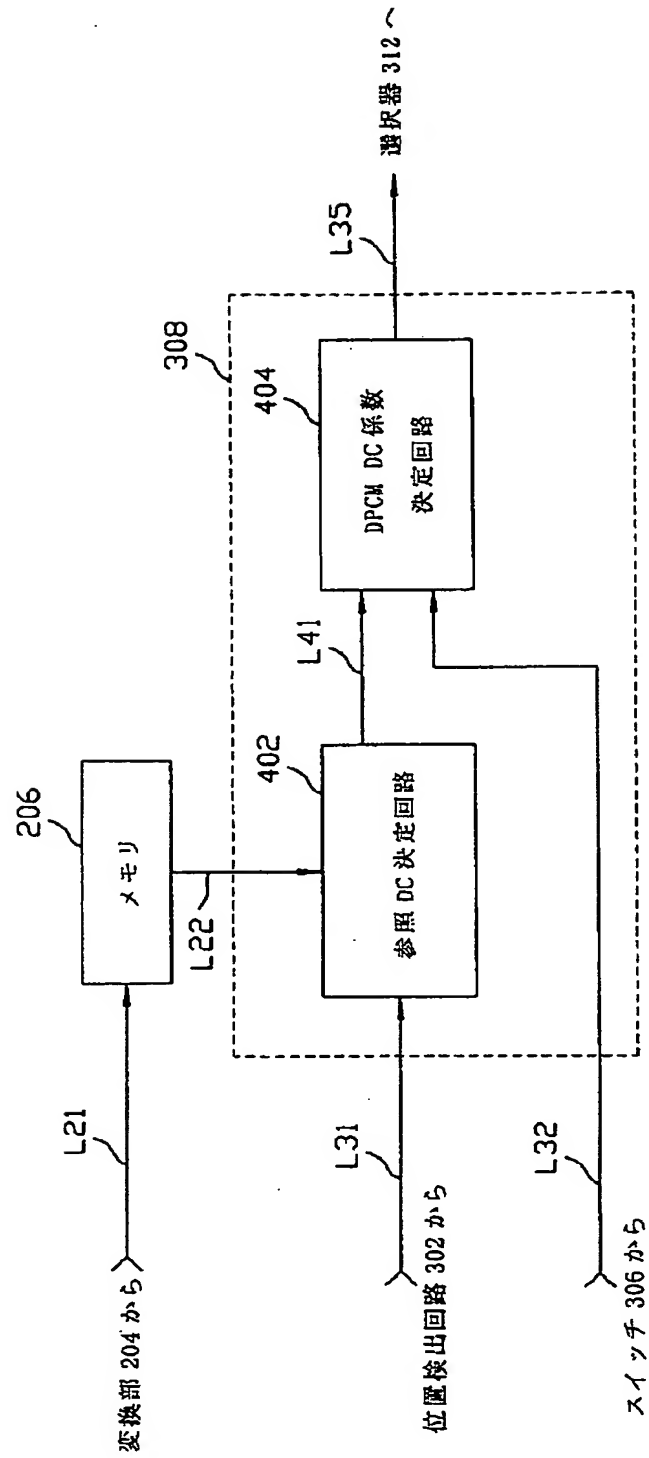
【図2】



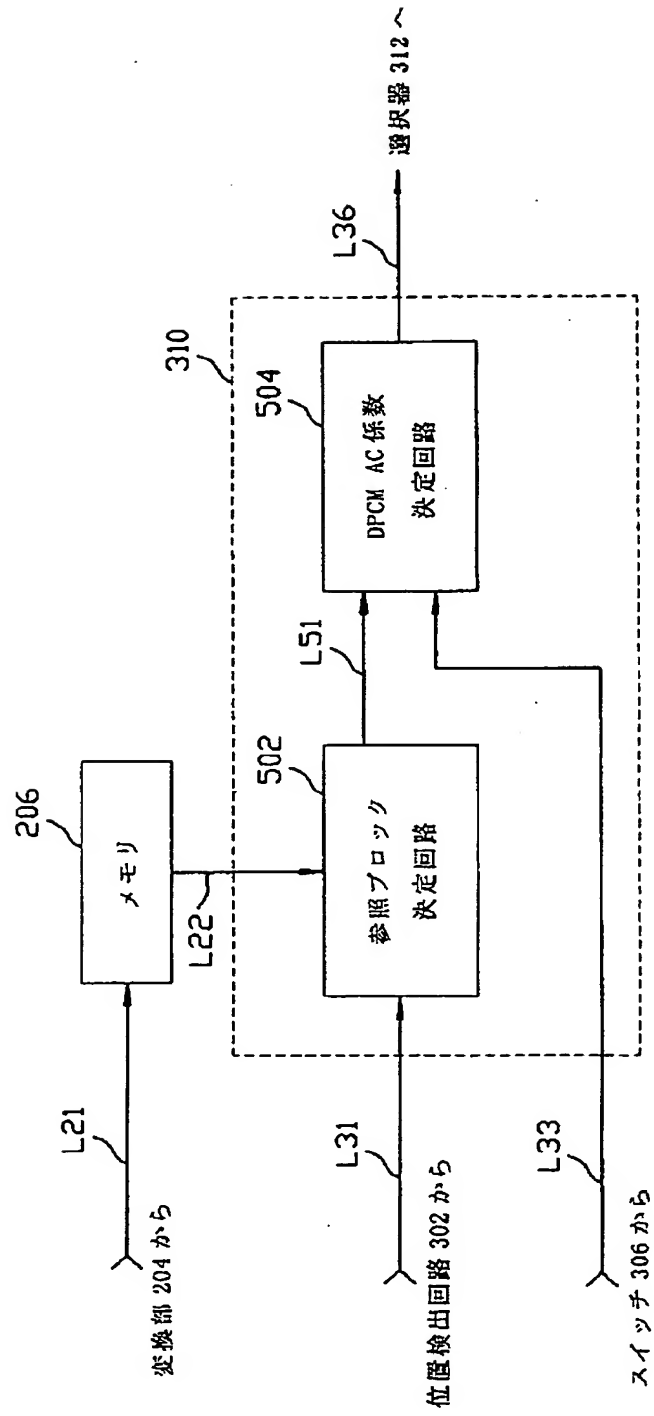
【図3】



【図4】



【図5】



【図6】

